

文章编号:1007-2780(2013)05-0720-06

有源层刻蚀工艺优化对 TFT-LCD 品质的影响

李田生, 谢振宇, 李 婧, 阎长江, 徐少颖, 陈 旭, 闵泰烨

(北京京东方光电科技有限公司, 北京 100176, E-mail: litiansheng@boe.com.cn)

摘 要: TFT-LCD 产品为现代显示的主流, 如何提高其显示品质成为大家普遍关注的问题, 尤其近期发现的过孔发黑(黑点)问题尤为突出, 严重影响了产品的良率, 降低了产品的品质, 文章通过研究发现产生黑点不良的罪魁祸首不是过孔刻蚀的问题, 而是有源层刻蚀工艺所导致的, 并有针对性地进行了试验设计, 分别考察了有源层刻蚀条件、附加一步刻蚀方式对黑点不良的解决效果, 根据实验效果附加一步刻蚀方式完美地解决了黑点不良问题, 从而将产品的良率提升了 3%~4%, 而电学性能评价(I_{on} : 开态电流、 I_{off} : 关态电流、 V_{th} : 阈值电压、迁移率)和正常条件相比没有异常, 从而获得了最终完美的解决该不良的方案, 提高了产品品质。

关 键 词: 有源层; 刻蚀; 黑点

中图分类号: TN141.9 文献标识码: A DOI: 10.3788/YJYXS20132805.0720

Effect of Active Layer Etch Conditions Improvement on TFT-LCD Quality

LI Tian-sheng, XIE Zhen-yu, LI Jing, YAN Chang-jiang,

XU Shao-ying, CHEN Xu, MIN Tai-ye

(Beijing BOE Optoelectronics Technology Co., Ltd, Beijing 100176, China, E-mail: litiansheng@boe.com.cn)

Abstract: In the trend of TFT-LCD display products, how to improve the quality of display is the main issue we commonly concern about, especially for the defect of black hole which was recently discovered and serious impact on product yield and reduce the quality. The main reasons of black hole were studied. To our surprised, active layer etching process was the main factor not the hole etch process, following with targeted trial design, the active etch condition and additional one step etch process were researched to solve problem. According to the experimental results of the additional one step etch, a solution to enhance product yield of about 3%~4% was found. The electronic parameter measurement was evaluated (I_{on} , I_{off} , V_{th} , Mobility) and compared to the normal conditions without exception. Finally, a perfect solution was obtained. Therefore, the products quality was improved.

Key words: active layer; etch; black hole

1 引 言

TFT-LCD 目前已成为当今社会显示领域的主要技术, 该技术的产品以其应用广泛、节能、便携而受到广泛关注, 特别是为了提高 TFT-LCD

的画面显示品质, 相关研究进行了很多^[1-3], 怎样降低不良的发生, 提高产能一直是人们追求的目标。

TFT-LCD 的制程相当复杂, 而伴随产生的问题也就会非常多^[4-8], 尤其在形成阵列(array)

收稿日期: 2012-11-27; 修订日期: 2013-01-05

基金项目: 京东方研发基金(No. 10S_VHM)

作者简介: 李田生(1984—), 男, 辽宁葫芦岛人, 硕士研究生, 研究员, 主要从事 TFT-LCD 产品及技术开发工作。

制程中近期发现过孔刻蚀后底部发黑也就是我们经常说的黑点不良发生严重,一般情况下能占到整体良率的 5%左右,大大降低了产品的品质,本文首先分析了不良发生的原因,并优化了有源层的刻蚀条件,并在此基础之上仅仅通过附加一步刻蚀方式就达到了改善不良目的,并对工艺优化后的产品进行电学性能评价,最终达到同期产品的要求。

2 实验方法

使用 SE-1300 DRY ETCH System 进行薄膜晶体管有源层(active)的刻蚀。玻璃基板尺寸是 1 100 mm×1 300 mm,刻蚀腔体本底真空小于 4.0 Pa,刻蚀组分由 SF₆、Cl₂、O₂、He 气体组分生成,SF₆ 的流量为 0.012~0.014 m³/h,Cl₂ 的流量为 0.06~0.18 m³/h,O₂ 的流量为 0.018~0.03 m³/h,He 的流量为 0.021~0.033 m³/h。在对膜层进行刻蚀过程中功率为 2 000~8 000 W,温度为 20~100 ℃,气压为 133~533 Pa。图 1 为现有薄膜晶体管的结构图,起到开关作用的沟道就形成在有源层上面,故要对有源层进行刻蚀后才能形成硅岛,过孔的作用是连接像素电极与源极达到信号传递的作用。图 2 为现有 DRY ETCH 设备的图片,主要由载体装载位置单元、传送机器人、装载腔体、传送腔体、刻蚀腔体等主要 5 部分组成,玻璃载体经过产线的搬运机器人搬送到载体装载位置单元由传送机器人将玻璃载体放入到装载腔体中形成负压,当达到与传送腔体相同的真空条件后将玻璃送入刻蚀腔体中进行反应刻蚀,刻蚀完成后在传送腔体中降温升压最后放回玻璃装载载体,这一系列的动作都在控

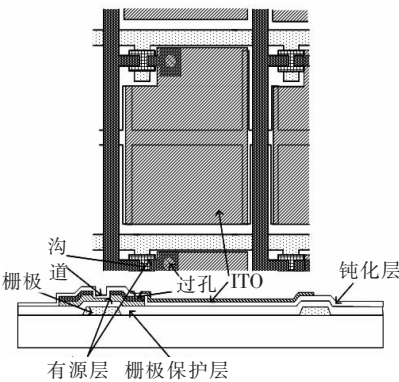


图 1 现有薄膜晶体管结构图
Fig. 1 Normal structure of TFT-LCD

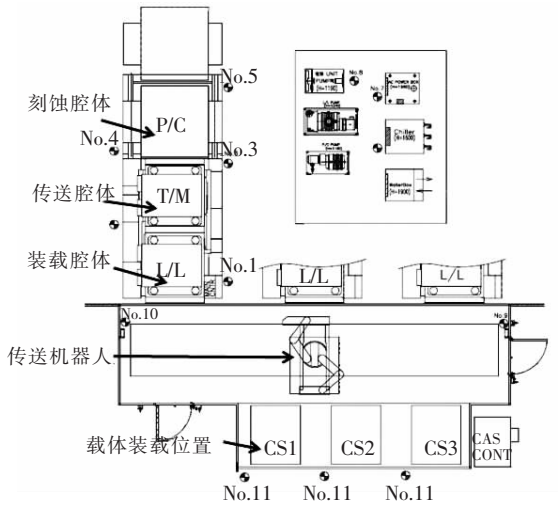


图 2 DRY ETCH 设备
Fig. 2 Instrument of DRY ETCH

制单元的程序下进行,DRY ETCH 设备同时具备多个刻蚀腔体,这样在某个腔体出现问题的时候,可以不影响生产的进行,图 3 为 DRY ETCH 设备反应腔体的截面图,包括上部电极、下部电极、基板等部件构成,在反应腔体中,影响刻蚀条件的因素很多主要包括腔内温度、压力、功率和气体比率以及气体流量等相关因素。

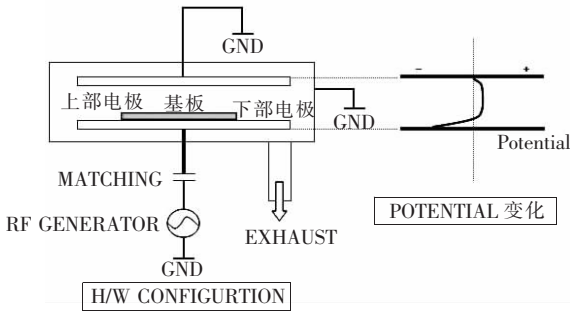
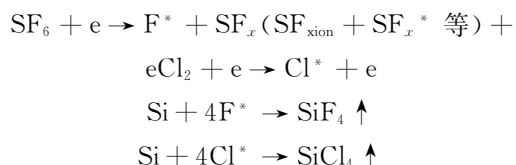


图 3 DRY ETCH 设备刻蚀腔体截面图
Fig. 3 Cross section of react chamber in DRY ETCH

关于 DRY ETCH 中刻蚀 a-Si 与 SiN_x 的机理,很多文章都有详细的介绍^[9-11],主要的原理就是在 RIE(reaction ion etch)模式下在高频电场作用下,存在于电场中的电子被电极电场加速运动并与反应气体分子发生撞击,反应气体激发或电离,产生活性基团和离子,通常称之为 Plasma,在 Plasma 中的 Ion(活性离子)在电极电场的作用下,高速冲撞位于下极板上面的基板进行刻蚀,如图 3 所示。刻蚀过程中主要反应方程如下:



由上可知在 RIE 模式下六氟化硫和氯气经过电子的碰撞产生氟和氯离子和活性离子团最终经过垂直轰击与化学反应生成四氟化硅和四氯化硅析出,至此反应完全。

实验的样品采用 Corning Eagle XG 10K TFT 玻璃,玻璃厚度为 0.5 mm,尺寸为 1 100 mm×1 300 mm,在刻蚀 a-Si 有源层之前,玻璃上已形成栅极、栅极钝化层等图形。刻蚀采用真空腔体单张连续方式,完成后在测试设备上进行检测,优化工艺后的基板按照一般的 TFT 工艺形成薄膜晶体管,最后在 YAF-5000 设备上电学性能测试。

3 实验结果与分析

3.1 过孔发黑不良分析

在 TFT-LCD 制程过程中检测发现有过孔发黑现象如图 4 所示,以下简称黑点。

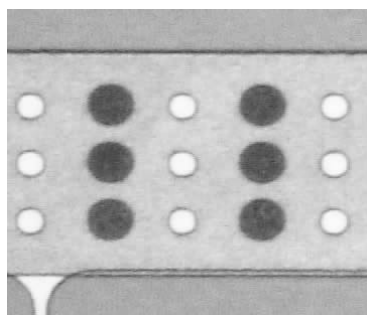


图 4 过孔发黑

Fig. 4 Image of black hole defect

通过对制程每步的跟踪发现产生该不良的步骤为数据线沉积过程中出现如图 5(a)产生的现象。

从图中可以看出该不良发生位置固定,集中在载体边缘,宏观肉眼可见为边缘发白,利用微观装置进行观测后发现如图 5(b)所示颜色异常且在数据线上明显观测到麻点,推测为数据线沉积过程中异常所致,利用扫描电子显微镜截面不同位置检测发现当数据线下面包含有源层时如图 6(a)所示无异常发生,而有源层直接与栅极钝化层

接触时会发生数据线晶粒异常生长如图 6(b)所示。

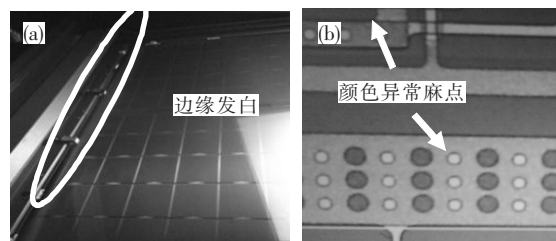


图 5 不良宏观与微观图

Fig. 5 Macro and micro image of black hole

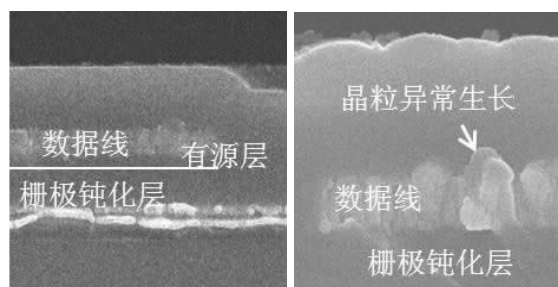


图 6 数据线沉积位置对比 SEM 图

Fig. 6 SEM image of data deposit area

由此推测其产生机理如图 7 所示,由图可知当有源层刻蚀时由于刻蚀条件对栅极保护层造成了不可弥补的损伤,在后续数据线沉积过程中导致晶粒生长异常,特别是出现大的晶粒结构,这样在后续过孔刻蚀钝化层时候由于等离子体遇到大的晶粒反射到不同方向,最终不能达到垂直刻蚀方式,造成倒角断层,最终像素电极沉积后会发生断线,导致不良的产生,而晶粒生长异常后就会产生图 5 所示宏观微观不同颜色的出现,最终确定栅极钝化层固定位置损伤是产生该种不良的主要因素,即有源层刻蚀步骤异常所致,故对有源层刻蚀条件进行优化以期解决该种不良,提高显示品质。

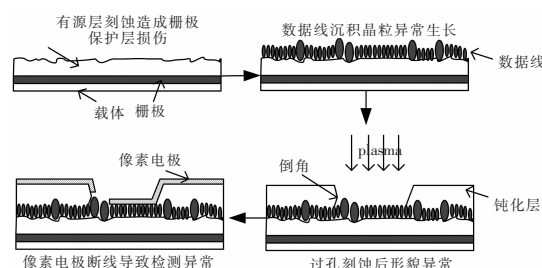


图 7 黑点产生机理示意图

Fig. 7 Principle diagram of black hole defect

3.2 有源层刻蚀条件优化

在有源层的刻蚀过程中刻蚀条件至关重要,因为有源层为 TFT-LCD 最重要的组成部分,是形成硅岛并最终形成沟道的主要载体,所以在刻蚀过程中对于刻蚀条件要求比较苛刻,采用高功率条件是考虑到有源层为大面积刻蚀,保证刻蚀速率的情况下不会有非晶硅的残留,而相对低的压力则保证较高的纵向刻蚀速率,采用六氟化硫辅助氯气进行刻蚀则综合考虑刻蚀速率与底层钝化层的刻蚀速率选择比等问题,故对有源层的刻蚀优化对 TFT-LCD 的显示品质非常关键,薄膜晶体管有源层作为形成沟道的主体,一般成份为 a-Si 即非晶硅组成,对于有源层的刻蚀一般使用氯气和六氟化硫气体进行刻蚀。刻蚀后、过刻时详细过程如图 8 所示。

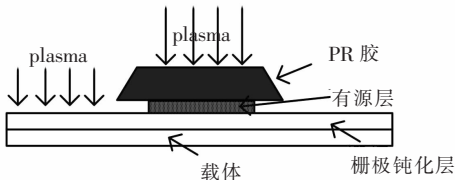


图 8 有源层刻蚀过程
Fig. 8 Process image of active etch

由图可以看出:为保证刻蚀的完全一般都会增加刻蚀时间进行过刻保证没有非晶硅的残留,但在这个时间段等离子体继续对底部的栅极钝化层进行刻蚀,如果栅极钝化层被刻蚀的足够多,容易造成透过率以及宏观颜色等的异常^[12],为了避免栅极钝化层受到损失破坏从而出现如上所述问题,保证足够均匀就要确保刻蚀的条件要具有较高的有源层和栅极钝化层刻蚀速率选择比和刻蚀条件的均一化,如果刻蚀条件不理想导致的直接结果就是上面提到的问题,故本文考察了有源层的刻蚀条件工艺,以改善不良的发生。

表 1 为有源层刻蚀条件优化,从表中可以看出 NO. 1 状态下虽然刻蚀均一性(Uniformity)较低为有利方向,但刻蚀速率很低为其制约因素,主要的原因因为功率和 SF₆/Cl₂ 流量比较低所致,当采用 NO. 2 条件时候由于功率高同时没有添加 He 气体充当缓冲剂,使得在此条件下对有源层的刻蚀速率较高,但与此同时是以牺牲均一性为代价的。接下来分别考察两种刻蚀条件对栅极保

护层的损害程度,也就是刻蚀均一性的可接受与否进行验证试验。

表 1 有源层刻蚀工艺对比
Table 1 Comparison of active etch process

No.	Power/ w	SF ₆ /Cl ₂ (流量)	He (流量)	E/R	Uniformity
1	低	较低	高	很低	较低
2	高	同上	无	较高	较高

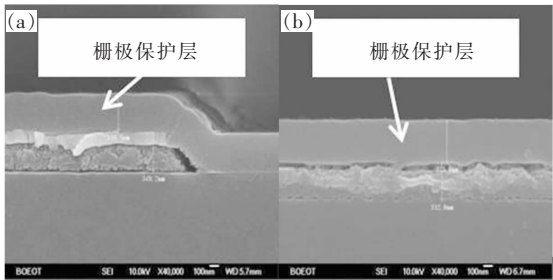


图 9 栅极保护层在两种刻蚀条件下的表面形貌 SEM 图
Fig. 9 SEM image of gate insulation damage by two style etch

栅极保护层在两种刻蚀条件下的表面形貌 SEM 图如图 9 所示,其中图 9(a)为采用 No. 2 刻蚀条件刻蚀完成后载体边缘截面图,图 9(b) 为采用 NO. 1 刻蚀条件刻蚀完成后载体边缘截面图,从图中可以看出当采用 No. 2 刻蚀条件时栅极保护层的表面较 No. 1 条件下刻蚀的表面粗糙,这与表 1 的结果相吻合。综合平衡刻蚀速率与均一性决定采用方案 2 的刻蚀条件是可行的。

3.3 附加刻蚀工艺优化

通过上面刻蚀条件的优化,虽然能减小不良的发生但是不能从根本上解决问题,并且通过进一步的分析得知产生过孔发黑不良的原因不止一种,其一:如上所述为有源层刻蚀过程中刻蚀过程不均匀所致,其二:推测为有源层刻蚀过程中产生不易挥发的产物集结在载体边缘,与其一所述影响共同作用造成后续数据线沉积过程中由于底层凹凸不平晶粒生长异常所致。本文从以上两种原因出发,在有源层刻蚀后附加一步刻蚀步骤,并对附加的刻蚀步骤进行优化,主要从有效去除不易挥发产物以及消除栅极钝化层因刻蚀均一性不好所致的凹凸不平入手,提出了以下几种解决方案。

3.3.1 附加去除不易挥发产物刻蚀

如前所述如果黑点不良的发生主要是由于栅极保护层表面留有不易挥发产物所致,那么我们就设计实验进行验证,试验要求不对栅极保护层进行刻蚀而达到清除表面“垃圾”的工作,这样就会既不改变栅极保护层剩余厚度(d)又能不产生黑点的最优,现就以上所提设计进行试验,如表 2 所示。

表 2 附加去除不易挥发产物刻蚀影响
Table 2 Influence of adding etch step to remove non volatile

No.	SF ₆ 流量	O ₂ 流量	Time/ s	d	黑点
1	低	相同	20	不变	有
2	中	相同	20	不变	有
3	高	相同	20	不变	微有
4	同 1	相同	30	不变	有
5	同 1	相同	40	不变	微有

* 注:其他条件相同

通过表 2 可知当附加去除不易挥发产物的刻蚀步骤确实能改善甚至避免不良的产生,而同时 d 不会发生变化这是最优的解决方案,但在后续的验证过程中由于设备、工艺等会发生变化,利用 No. 3 条件下依然会有微弱的发生,而增加时间如 No. 5 的后果就是会缩小图 8 中 PR 的横向尺寸使有源层表面暴露在刻蚀组分中被氧化产生其他不良,所以可以肯定的是产生黑点不良的根本原因不是单一的不易挥发物残留而是与刻蚀的不均匀性共同作用的结果。

3.3.2 附加优化保护层刻蚀

由上可知附加清除载体边缘“垃圾”的刻蚀条件虽然起作用但是不能从根本上解决问题,所以接下来考察在有源层刻蚀后附加刻蚀步骤并观测是否达到最终解决问题的目的,与此同时要考虑附加刻蚀条件对于栅极保护层的刻蚀速率问题,也就是所用刻蚀条件不能对保护层进行快速刻蚀而是能进行有效刻蚀,如果短时间内刻蚀掉的保护层较多,将会大大影响 TFT 的性能,如式(1)得知:

$$C = \frac{\epsilon S}{4\pi\kappa d}$$

(1)

其中 C 为电容, ϵ 为栅极保护层的介电常数, S 为极板正对面积, d 为上下极板间距离,也就是栅极保护层剩余厚度,可以看出在其他条件不变的情况下如果刻蚀速率较大,导致 d 减小将会增大电容,最终导致信号传输电阻大,耗电严重并影响显示,故附加刻蚀步骤不仅要考虑不良改善情况也要同时关注对栅极保护层的刻蚀速率问题。

由表 3 可知,如果不考虑 d 黑点不良不发生的条件为 No. 3~No. 6 条件,都为改善的条件,但考虑到 d 的限制,故最优选条件应为 No. 3 与 No. 5,分析原因为当使用 No. 3 条件时因为与栅极保护层的反应活性很低,故当用较长时间刻蚀后也未对刻蚀后厚度剩余 d 造成较大影响,但同时由于长时间的物理轰击效应使得钝化层表面的粗糙度得到改善,从而最终改善黑点不良,而 No. 5 的条件同样产生效果的原因为:尽管反应活性很高但刻蚀的时间很短,总体来说对 d 影响也是较小,故采用 No. 5 的条件同样能解决不良的发生,如仅就以上的结果来说 No. 3 和 No. 5 都能完美地解决本文提出的问题从而改善品质。

表 3 附加刻蚀条件影响
Table 3 Influence of adding etch step

No.	Power	Pressure	Reactive	Time/s	d	黑点
1	较高	很高	很低	10	大	有
2	较高	很高	很低	20	大	微有
3	较高	很高	很低	30	偏小	无
4	较低	较低	很高	10	小	无
5	低	较低	很高	10	较小	无
6	低	较低	很高	20	小	无

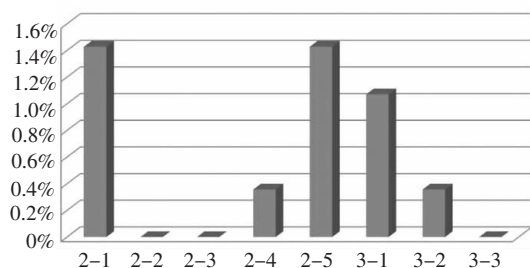
* reactive: 气体流量的改变对栅极保护层刻蚀的活性; d : 刻蚀后厚度剩余

但在实际的生产过程中存在不可预知的波动,比如设备波动、设备腔体之间的差别、工艺条件的波动、产线内温度的差异等一系列的问题,导致原有工艺会存在失效的风险,所以综合考虑认为当采用 No. 5 时存在以上问题,比如不同批次的产品有的刻蚀完成后钝化层表面很粗糙,有的比较轻微,如果采用 No. 5 时较轻微的就不会发生不良而严重的不良会减轻,但依然会发生,同时不能随意地增加刻蚀时间,因为 d 会因为时间的增加成倍减小,而 No. 3 就不会产生如上问题,时

间增加的富裕量很大,可以满足不稳定的变化。

3.3.3 最终解决方案

综上所述,通过附加一步刻蚀工艺后基本达到本文所述要求,但各有优略,评定的惟一标准即为最终产品的品质特性是否改变,后续我们用 20 张载体进行最终验证得到的数据如图 10 所示,图 10 结果和试验时的结果有些不同,主要是 2-2、2-3 条件未出现不良,推测的原因流程的波动所致,但 3-3 条件与试验的结果相一致,说明该工艺非常稳定,接下来考察了 TFT 的特性,本文以 17.78 cm(7 in)产品举例,分别考察了附加去除不易挥发物刻蚀条件如图 11(2-3)和附加优化保护层刻蚀工艺图 11(3-3)和正常刻蚀条件,通过对比可知当采用 2-3 条件和 3-3 条件时,薄膜晶体管的 I_{on} 都在 $1.5 \sim 3.0 \mu A$ 之间, I_{off} 维持在 2.5 pA 以下且 V_{th} 和迁移率都处在一个正常的水平,



*注:2-1 为表 2 No.1 的条件,下同。

图 10 优化工艺条件下黑点发生比例图

Fig. 10 Images of black hole happened ratio at optimal conditions

参 考 文 献:

- [1] 吴洪江,王威,龙春平. 一种 TFT-LCD vertical block Mura 的研究与改善 [J]. 液晶与显示, 2007, 22(4): 433-439.
- [2] 路林林,于洋,徐帅. TFT-LCD 关机横纹缺陷分析 [J]. 液晶与显示, 2011, 26(4): 465-468.
- [3] 徐宇博. TFT-LCD 画面品质改善的研究与分析[D]. 天津:天津大学, 2006.
- [4] 彭毅雯,徐伟,罗毅,等. TFT-LCD 面影像残留改善研究 [J]. 液晶与显示, 2012, 27(1): 66-69.
- [5] 苏子芳,黄霞,张少楠,等. 制程停留时间对液晶显示器件影像残留的影响 [J]. 液晶与显示, 2012, 27(1): 70-74.
- [6] 石天雷,杨国波,程石,等. Zara 漏光和 Rubbing Mura 改善研究 [J]. 液晶与显示, 2012, 27(2): 208-211.
- [7] 林鸿涛,邵玉生,胡海琛,等. TFT-LCD 中驱动信号对线残像的改善研究 [J]. 液晶与显示, 2012, 27(3): 359-363.
- [8] 蒋冬华,李淳东,李炳天. TFT-LCD 制造工艺中金属残留的解决方案[J]. 液晶与显示, 2011, 26(2): 170-173.
- [9] 王大海,李铁华,孙艳,等. 多晶硅薄膜晶体管工艺中的反应性离子刻蚀 [J]. 液晶与显示, 2002, 17(1): 60-64.
- [10] 闫方亮,沈世妃,侯智,等. a-Si 厚度对 TFT 开关特性的影响 [J]. 现代显示, 2011, (7): 23-28.
- [11] 赵颖. 高性能 a-Si TFT 矩阵的研究[D]. 天津:南开大学, 1995.
- [12] 曲连杰,陈旭,郭建,等. 氮化硅在触摸屏中的应用分析 [J]. 液晶与显示 2012, 27(4): 466-471.

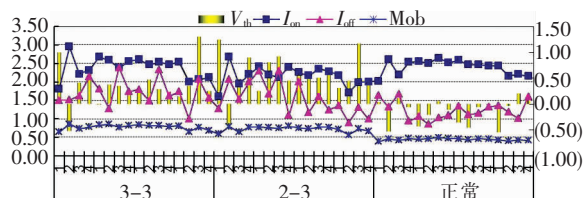


图 11 优化工艺条件与正常条件 TFT 电学特性对比

Fig. 11 Comparison of TFT electric property at optimal conditions and normal condition

由此可知以上工艺的变动并没有对薄膜晶体管的最终性能造成影响。

4 结 论

通过对黑点不良的分析得出,在有源层的刻蚀工艺步骤能对后续的膜层沉积造成影响,最终会影响显示品质,本文通过分析黑点不良的两种成因并针对两种成因制定相对的解决方案,最终附加一步刻蚀的方式使得不良得到了良好的解决,经过分析可知采用 2-3 的条件虽然能解决问题但是留有的工艺富裕量不足,可作为短期解决方案,而 3-3 的条件为最优,且两种方案电学性能并没有随着工艺条件的改变而改变,最终达到生产同期水平,将最终产品的良率提升了 3~4 个百分点,在提高了产品品质的同时,也为后续产品的不良分析提供了新的分析方式和思维。